

Verfahrensoptimiertes SMD-Pad-Design

Dipl.-Ing. Stefan Burmeister

Dräger Electronics GmbH , Lübeck

Inhalt

- 1 Problemstellung zur SMD-Lötflächenoptimierung**
- 2 Aufgabenstellung**
- 3 Grundlagen der SMD-Lötflächengestaltung**
- 4 Einflussfaktoren für die SMD-Lötflächengestaltung**
- 5 Abnahmekriterien der IPC-A-610**
- 6 Untersuchungsobjekte**
- 7 Untersuchungsparameter**
- 8 Testboard**
- 9 Versuchsauswertung**
- 10 Fazit**

Problemstellung zur SMD-Lötflächendimensionierung

- ⇒ Für optimale Lötergebnisse bei der Produktion gerade von komplexen elektronischen SMT-Baugruppen ist eine optimierte Dimensionierung der Lötflächen von SMD-Bauelementen eine Grundvoraussetzung
- ⇒ Dimensionierung der Lötflächen soll an die verwendeten Lötverfahren angepasst sein
- ⇒ Existierende Normenvorschläge und Empfehlungen von Bauelemente-Herstellern zur Dimensionierung von SMD-Lötflächen meist zu allgemeingültig
- ⇒ Spezielle Anforderungen der unterschiedlichen Lötverfahren werden nur selten berücksichtigt

Aufgabenstellung

- ⇒ Zusammenstellung der verfügbaren Normen für die SMD-Lötflächen-dimensionierung
- ⇒ Erarbeitung von Anforderungen an SMD-Lötflächen unter Berücksichtigung des Einflusses der verwendeten Lötverfahren und der notwendigen Lötstellen-Zuverlässigkeit
- ⇒ Auswertung von bestehenden Fehlerstatistiken (z.B. AOI)
- ⇒ Entwurf einer speziellen Testbaugruppe
- ⇒ Durchführung und Auswertung von Versuchslötungen
- ⇒ Optimierung der Lötergebnisse durch Variation der Lötflächegeometrien
- ⇒ Entwicklung eines Standard-Tests für zukünftige Untersuchungen

Grundlagen der SMD-Lötflächengestaltung (1)

⇒ **Zitat:** Klein Wassink / Vergould
Manufacturing Techniques for Surface Mounted Technologies
Electrochemical Publications Ltd 1995

„Die Lötflächendimensionierung ist nicht eindeutig festgelegt. Die Vielfalt der Vorschläge für die Lötflächengestaltung steigt, weil die Anforderungen, Toleranzen und Prozessabläufe von Fall zu Fall variieren. Aus diesen Gründen gibt es **keine eindeutige Antwort** auf die Frage: Wie groß ist die Lötfläche für das Bauelement X ?”

„Es gibt bei der Lötflächengestaltung zu viele Einflussfaktoren, so dass ein einzelnes Lötflächendesign **nur eine Kompromisslösung** sein kann. Gleichzeitig ist daher zu erwarten, dass man in der Praxis unterschiedliche Lötflächenvorschläge findet, weil die erwähnten Einflussfaktoren anders abgeschätzt oder unterschiedlich interpretiert werden.“

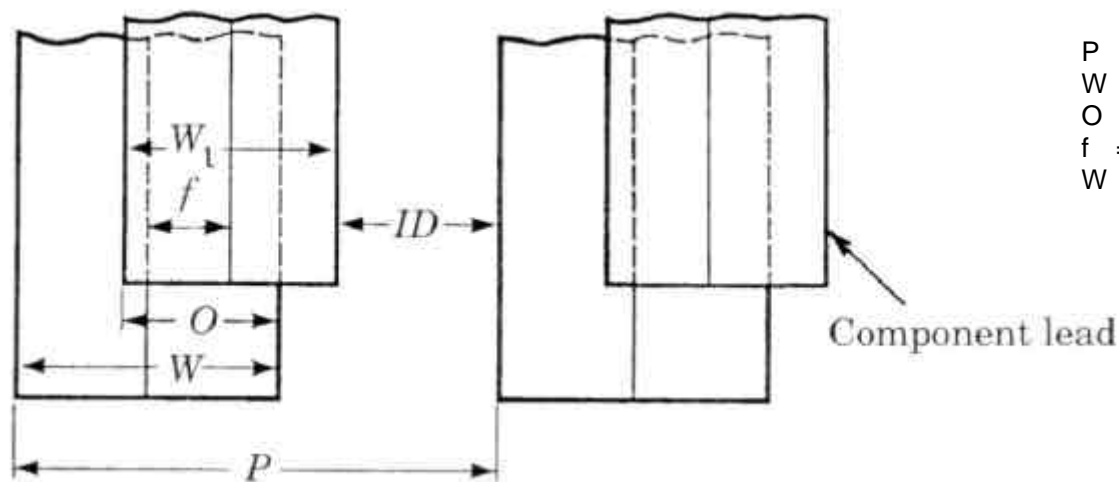
Grundlagen der SMD-Lötflächengestaltung (2)

- ⇒ keine DIN-Norm vorhanden
- ⇒ Berechnungshinweise in der Literatur
- ⇒ Nutzung der Angaben der IPC-SM-782 (bislang angewendetes Verfahren)
 - Es wird die Beurteilung der Lötungen nach IPC-A-610 empfohlen
- ⇒ Nutzung von käuflich erwerbbaaren Lötflächen-Bibliotheken
- ⇒ Verwendung von Angaben der Bauelementehersteller

- ⇒ **Fazit:** Hinweise in der Literatur, dass die Lötflächengestaltung teilweise theoretisch berechenbar ist, optimale Werte jedoch in der Praxis aufgrund der vielen Toleranzen und Einstellparameter nur durch Versuche herausgefunden werden können

Grundlagen der SMD-Lötflächengestaltung (3)

⇒ Berechnungsmethode nach Klein Wassink / Vergould



P = Pitch, Abstand der benachbarten Pads
 W = Breite eines Pads
 O = Überlappungsbereich
 f = Summe aller Verfahrenstoleranzen
 W = Anschlussbreite

$$P = \frac{1}{2}W + \frac{1}{2}W_l + ID + f$$

$$O = \frac{1}{2}W + \frac{1}{2}W_l - f$$

$$W = P + O - W_l - ID$$

Bei diesem Rechenansatz bestimmen zwei Festlegungen die Problematik der Wertefindung:

- Der Abstand ID muss größer sein als ein **gewisses Minimum**, was sich z.B. aus dem Isolationswiderstand oder der Wellenlöttechnik ergibt
- Der Überlappungsbereich O muss größer sein als ein **gewisser minimaler Wert**, der sich z.B. aus Zuverlässigkeitsanforderungen an die Weichlötstelle ergibt

Grundlagen der SMD-Lötflächengestaltung (4)

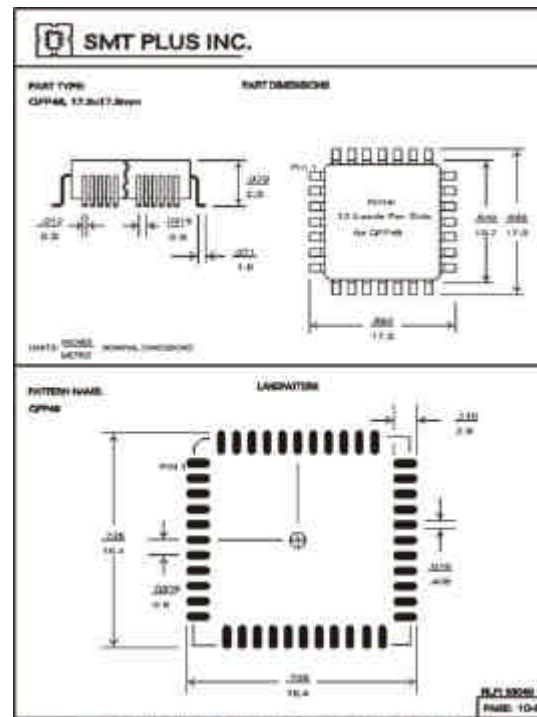
- ⇒ Beispiel für eine käuflich zu erwerbende Lötflächen-Bibliothek
 - SMTPlus Inc. : Professional SMT Component & Land Patterns
 - ca. 2500 Packages mit entsprechenden Lötflächen-Geometrien enthalten
 - Ergebnis einer über 17jährigen Erfahrung in SMT-Design und -Fertigung
 - Bibliothek wird nach Firmenangaben von über 1200 Kunden verwendet
 - Quelle: www.smtplus.com
 - 1 Exemplar in der FED-Geschäftsstelle vorhanden

- ⇒ Lötflächen-Bibliothek von SMTPlus Inc. berücksichtigt leider **keine** Lötverfahrenabhängigkeiten

Verfahrensoptimiertes SMD-Pad-Design

Grundlagen der SMD-Lötflächengestaltung (4)

⇒ Muster für ein QFP48 aus der SMT-Pattern-Library von SMTPlus Inc.



Einflussfaktoren für die Lötflächengestaltung

- ⇒ Toleranzen und Dimensionen der beteiligten Komponenten
- ⇒ Leiterplattendimensionen und die generellen und lokalen Abweichungen der gedruckten Lötflächen
- ⇒ Platzierungsgenauigkeit der Bestückung
- ⇒ Toleranzen der Lotpastenpositionierung (bei Reflow-Lötverfahren)
- ⇒ Toleranzen der Lötstopplackpositionierung
- ⇒ Bewegungen der Bauelemente während des Lötprozesses
- ⇒ Unterschiedliche Anforderungen an die Lotkehlengestalt / Lotform
- ⇒ etc.

Abnahmekriterien der IPC-A-610 (1)

- ⇒ Abnahmekriterien für elektronische Baugruppen für die Herstellung von qualitätsgerechten SMD-Lötverbindungen

- ⇒ Problematik bei der Anwendung
 - Die IPC-A-610 reflektiert auf die Forderungen anderer IPC-Dokumente
 - Die Autoren dieser Norm weisen ausdrücklich darauf hin, dass **nur** Baugruppen mit den Kriterien der IPC-A-610 begutachtet werden können, die auch mit den Designanforderungen anderer IPC-Dokumente (IPC-SM-782) übereinstimmen
 - Andere Designanforderungen gelten für die IPC-A-610 als **nicht vergleichbar**

Abnahmekriterien der IPC-A-610 (2)

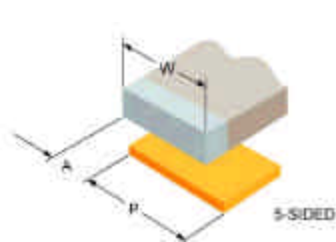
⇒ Aufteilung und Anwendung der Kriterien

- Die Kriterien der IPC-A-610 beziehen sich auf drei Produktklassen:
 - **Klasse 1:** Allgemeine Elektronikprodukte (Konsumgüter, Computer etc; Lebensdauer ist nicht das Hauptziel)
 - **Klasse 2:** Allgemeine Industrieelektronik (Kommunikationselektronik, Bürotechnik u.a. Produkte, bei denen die Ursache von Ausfällen nicht auf die Einsatzumgebung zurückzuführen ist)
 - **Klasse 3:** Hochleistungselektronik (lebensrettende Forderungen, militärische Einsätze etc. Produkte, wo ein Ausfall keinesfalls toleriert werden kann)

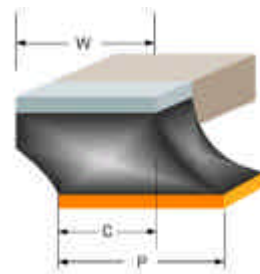
- Weiterhin sind für jede Klasse drei Akzeptanzgrade gegeben:
 - **Anzustreben** (Zustand der an Perfektion grenzt)
 - **Zulässig** (integer und zuverlässig in der Einsatzumgebung)
 - **Unzulässig** (nichtkonformer Defekt, der die Einsatzbereitschaft nicht absichert)

Verfahrensoptimiertes SMD-Pad-Design

Einzelne Abnahmekriterien / Chip-Bauelemente



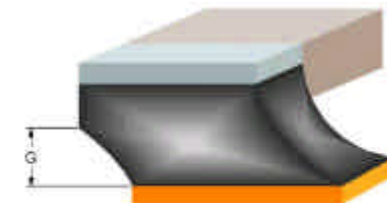
Seitenüberhang (A)



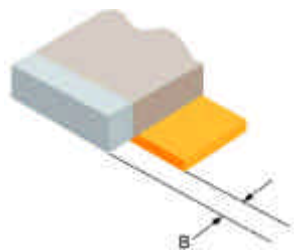
Endbreite der Lötstelle (C)



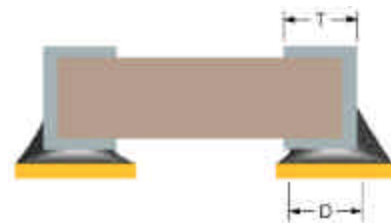
Maximale Höhe der Lotfüllung (E)



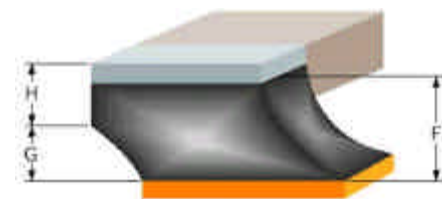
Minimale Dicke (G)



Endüberhang (B)



Seitenlänge der Lötstelle (D)



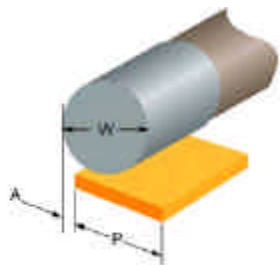
Minimale Höhe der Lotfüllung (F)



Endüberlappung

Verfahrensoptimiertes SMD-Pad-Design

Einzelne Abnahmekriterien / Minimelf-Bauelemente



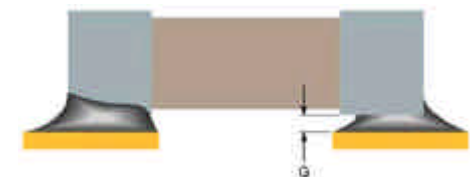
Seitenüberhang (A)



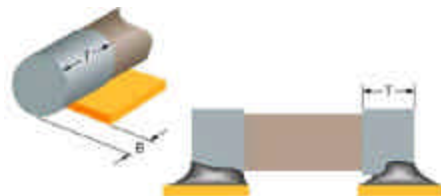
Endbreite der Lötstelle (C)



Maximale Höhe der Lotfüllung (E)



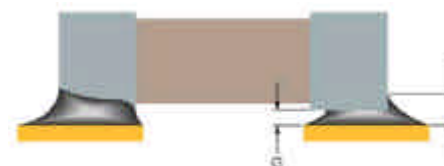
Minimale Dicke (G)



Endüberhang (B)



Seitenlänge der Lötstelle (P,T)



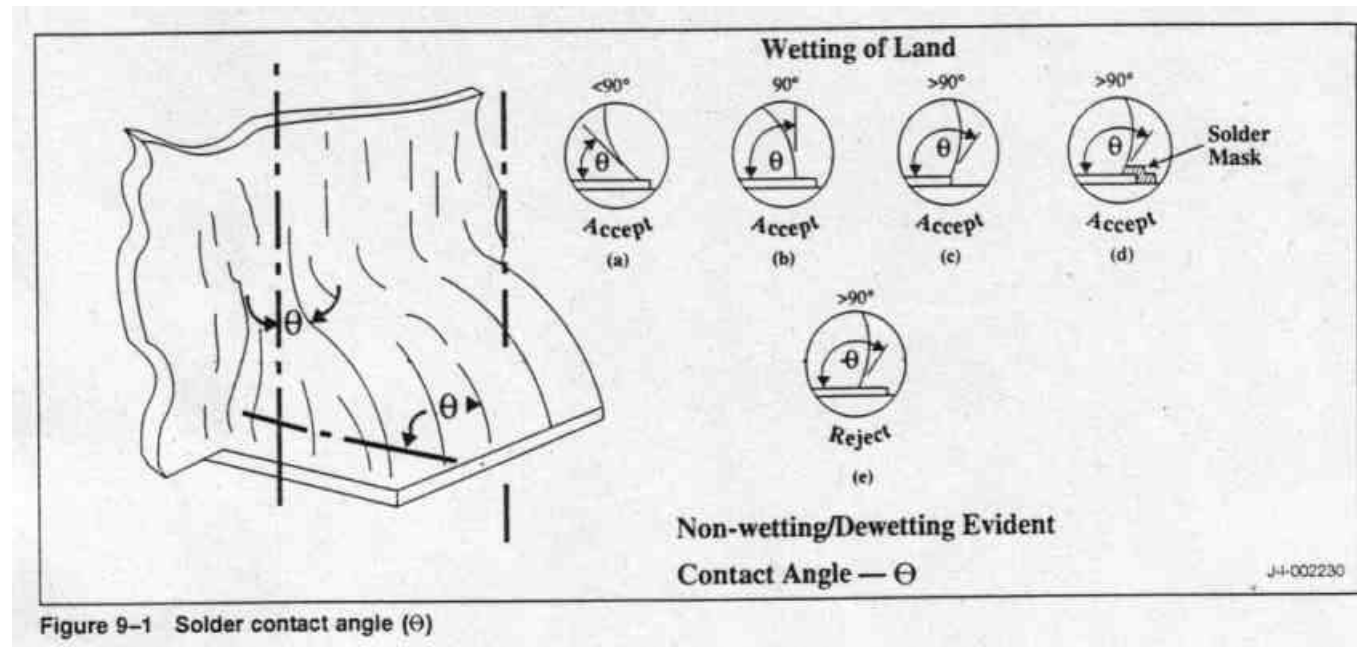
Minimale Höhe der Lotfüllung (F)



Endüberlappung

Verfahrensoptimiertes SMD-Pad-Design

Lötflächen-Benetzung nach J-STD-001



⇒ wenig geeignet um **präzise** Aussagen bei der Beurteilung von Lötflächen-Optimierungen zu bekommen

Untersuchungsobjekte

⇒ Wesentliche Kriterien für die Auswahl der Untersuchungsobjekte

- Gehäuseform / Gehäusegeometrie
- Rastermaß
- Anschlussform / Anschlussgeometrie



maximale Abdeckung
bei minimaler Anzahl
unterschiedlicher
Gehäuseformen

⇒ Für die Untersuchung ausgewählte Gehäuseformen :

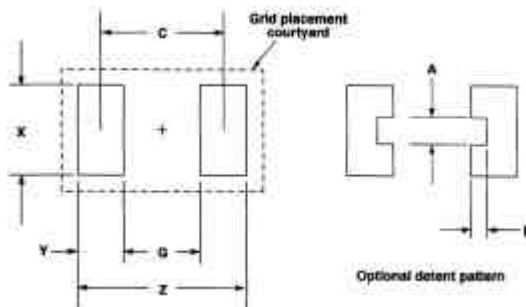
BAUELEMENT	BESCHREIBUNG
Chipwiderstand	Ein sehr kleines Bauelement (0,9 x 1,4mm). Chip-Bauelemente mit 5-Seitigen Anschlußkappen gibt es mit unterschiedlichen Funktionen. Sehr gängiges Gehäuse.
Minimelf	Zylindrische Bauform mit unterschiedlichen Funktionen erhältlich.
SOT-23	Eckige Gehäuseform mit drei Anschlüssen - ebenfalls erhältlich mit unterschiedlichen Funktionen.
SOIC 16	Bauteil mit insgesamt 16 Anschlußpins - aufgeteilt in zwei Reihen mit einem Rastermaß von 1,27mm.
TSOP 8x16	Bauteil mit insgesamt 32 Anschlußpins - aufgeteilt in zwei Reihen mit einem Rastermaß von 0,5mm.
QFP 44	Bauteil mit insgesamt 44 Anschlußpins - aufgeteilt in vier Reihen mit einem Rastermaß von 0,8mm.

Verfahrensoptimiertes SMD-Pad-Design

Untersuchungsparameter Minimelf-Bauelement (1)

⇒ Reflow-Lötung

- Bisherige Fertigungserfahrung: Probleme mit Lotverlauf und Lotmenge
- Einbeziehen einer Sonder-Lötflächenform in die Untersuchung (detent pattern)
 - Maßnahme gegen das Verschieben der Bauelemente beim Lötprozess
- Untersuchung von abgerundeten Lötflächen ($R=0,5*Y$)



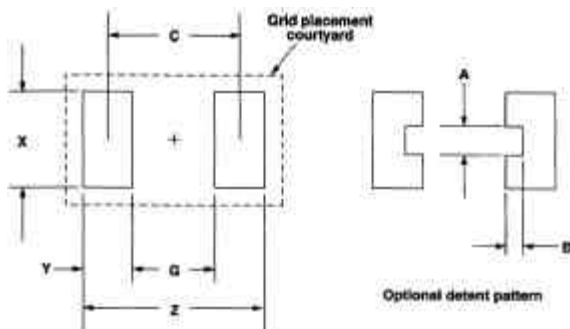
	Z (mm)	G (mm)	X (mm)	Y (mm)	C (mm)	A	B	Fläche (1 Pad)	Benennung der Geometrie im Versuch
IPC-SM-782	4.40	1.20	2.00	1.60	2.80	0.50	0.55	3.20 mm ²	
Literatur	.nicht aufgeführt-								
Dräger	4.40	1.20	1.80	1.60	2.80	-	-	2.88 mm ²	
Vorschlag	4.40	1.20	1.80	1.60	2.80	-	-	2.88 mm ²	R1MM0
			1.90	1.60				3.04 mm ²	R2MM0
			1.90	1.60				2.77 mm ²	R3MM0
IPC			2.00	1.60				3.20 mm ²	R4MM0
IPC			2.00	1.60				2.93 mm ²	R5MM0
R=0.5Y			2.00	1.60				3.13 mm ²	R6MM0
R=0.5Y			2.00	1.60				2.86 mm ²	R7MM0
			2.00	1.46				2.93 mm ²	R8MM0
			2.00	1.73				3.20 mm ²	R9MM0

Verfahrensoptimiertes SMD-Pad-Design

Untersuchungsparameter Minimelf-Bauelement (2)

⇒ Wellen-Lötung

- Fertigungserfahrung: teilweise Lötungen mit geringem Lotvolumen
- Verzicht auf empfohlene Sonder-Lötflächenform (detent pattern)
 - Mit Kleber fixiertes Bauelement schließt eine Verschiebung während des Lötprozesses aus
- keine Lötverfahren-Differenzierung in der IPC-SM-782 -> Lötflächen vergrößert
- Untersuchung von abgerundeten Lötflächen ($R=0,25*Y$)

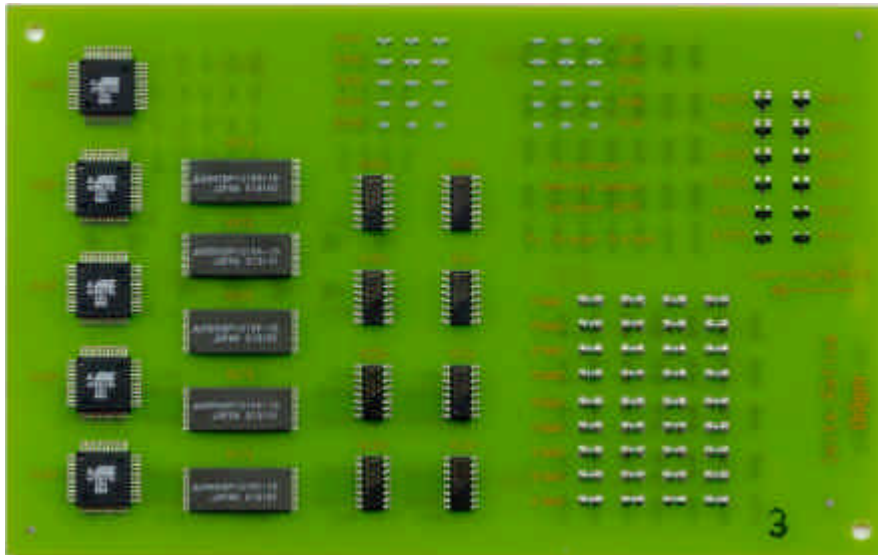


	Z (mm)	G (mm)	X (mm)	Y (mm)	C (mm)	Fläche in mm ² normal / (abgerundet)	Benennung der Geometrie im Versuch normal / (abgerundet)
IPC-SM-782	4.40	1.20	2.00	1.60	2.80		
Dräger	4.40	1.20	1.80	1.60	2.80		
Vorschlag	4.30	1.20	1.80	1.55	2.80	2.79 / (2.66)	W1MM0 / (W1MMr)
IPC	4.40		2.00	1.60		3.20 / (3.06)	W2MM0 / (W2MMr)
	4.50		2.00	1.65		3.30 / (3.15)	W3MM0 / (W3MMr)
	4.60		2.00	1.70		3.40 / (3.24)	W4MM0 / (W4MMr)
	4.80		2.00	1.80		3.60 / (3.42)	W5MM0 / (W5MMr)
	5.00		2.00	1.90		3.80 / (3.60)	W6MM0 / (W6MMr)
	5.20		2.00	2.00		4.00 / (3.70)	W7MM0 / (W7MMr)

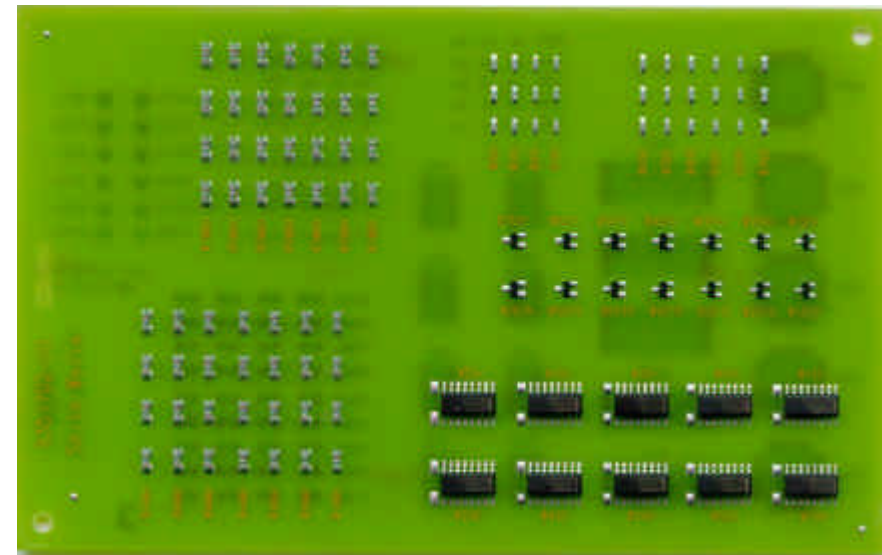
Verfahrensoptimiertes SMD-Pad-Design

Testboard (1)

Reflow-Lötseite



Wellen-Lötseite



20 Testboards, Größe 160 x 100 mm, FR4, 2 Lagen, 206 Bauelemente pro Board

Verfahrensoptimiertes SMD-Pad-Design

Testboard (2)

⇒ Lötflächenvariationen

	Padvariation Reflow	Padvariation Welle	Padvariation Gesamt (R&W)	Padvariation pro Bauteil	Verkaufseinheit des Bauelements	Bauelemente bei 20 Leiterplatten - pro Leiterplatte	Bestellvorschlag
TSOP 8x16	10	-	10	2	100	5	100
QFP 44	10	-	10	2	beliebig	5	100
Minimelf	9	14	23	1	3000	150	3000
Resistor 1206	10	12	22	1	beliebig		1200
SOIC 16	8	10	18	1	50	2,5	400
SOT-23	12	14	26	1	500	25	520



Anordnung von zwei unterschiedlichen Lötflächen an einem TSOP 8 x 16 Bauteil

Testboard (3)

⇒ Gewählte Bauelemente pro Board

- Eine Variationsserie beinhaltet alle Lötflächenvorschläge des jeweiligen Bauteils 1x

Gehäuseform	Auswahl und Anzahl pro Leiterplatte
TSOP 8x16	2 Padvariationen pro Bauteil, 5 Bauelemente / 1 Variationsserie
QFP 44	2 Padvariationen pro Bauteil, 5 Bauelemente / 1 Variationsserie
Minimelf	1 Padvariationen pro Bauteil, 92 Bauelemente / 4 Variationsserien
Resistor 1206	1 Padvariationen pro Bauteil, 60 Bauelemente / 3 Variationsserien
SOIC 16	1 Padvariationen pro Bauteil, 18 Bauelemente / 1 Variationsserie
SOT-23	1 Padvariationen pro Bauteil, 26 Bauelemente / 1 Variationsserie

Versuchsauswertung (1)

- ⇒ Abnahmekriterien der IPC-A-610 zu grob strukturiert
 - Auflösung der gefundenen Unterschiede nicht möglich

- ⇒ Auswertung mittels einer Prioritätenmatrix
 - Wahl eigener lötfertigungsverfahrenabhängiger Kriterien
 - Wahl eigener Gewichtungsfaktoren : Wertebereich 0,5 ... 2
 - Punktesystem : 1 (schlecht) 5 (sehr gut)

- ⇒ Darstellung der Versuchsauswertungen beispielhaft am Minimelf-Bauelement

Versuchsauswertung (2)

⇒ Auswertung der Reflow-Lötergebnisse

Kriterium	gewählter Gewichtungsfaktor	Begründung
Meniskusbildung	2	wichtig für die Zuverlässigkeit der Lötverbindung
Lotperlen	1	Lötflächengeometrie ist nicht allein für die Bildung von Lotperlen verantwortlich
Zentrierung des Bauelementes	0,75	Beurteilung des Zentriereffektes der Lötflächengeometrie

Verfahrensoptimiertes SMD-Pad-Design

Versuchsauswertung (3)

⇒ Auswertung der Reflow-Lötung : Prioritätenmatrix Minimelf

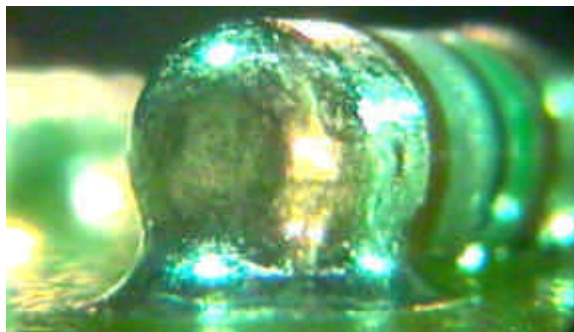
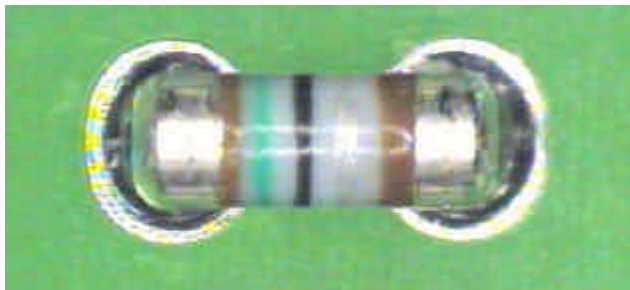
Kriterien und Skalierung von 1 (schlecht) bis 5 (sehr gut)	Gewichtung	R1MM0	R2MM0	R3MM0	R4MM0	R5MM0	R6MM0	R7MM0	R8MM0	R9MM0
Meniskusausbildung	2	600	594	572	578	570	658	664	624	646
Lotperlen	1	320	318	308	309	302	373	373	311	300
Zentrierung des Bauelements	0,75	216,75	219,75	223,5	217,5	206,25	231,75	234,75	218,25	213
Gesamteinstufung		1136,75	1131,75	1103,5	1104,5	1078,25	1262,8	1271,8	1153,25	1159

- ⇒ erreichbare Maximalpunktzahl : 1500
- ⇒ Die besten Bewertungen haben die Geometrien mit abgerundeten Lötflächen erhalten
- ⇒ Das "optional detent pattern" führte zu keinem nennenswerten Zentriereffekt
- ⇒ Die rechteckigen IPC-Lötflächegeometrien führten zu den schlechtesten Versuchsergebnissen

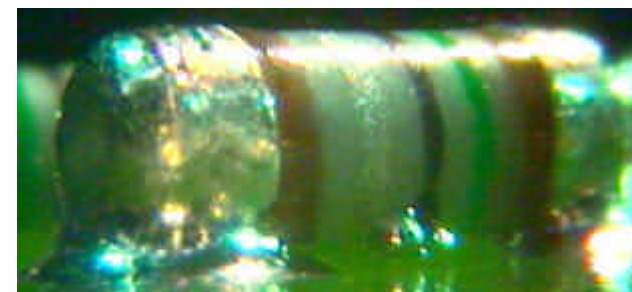
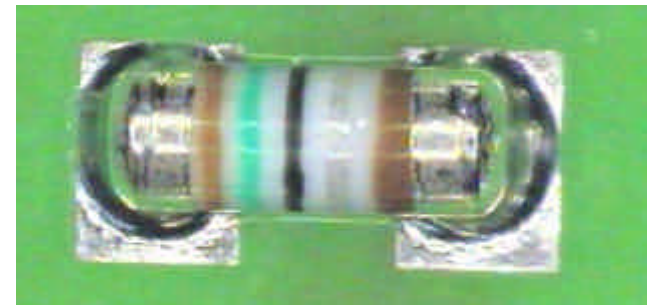
Verfahrensoptimiertes SMD-Pad-Design

Versuchsauswertung (4)

⇒ Reflow-Lötergebnisse : Minimelf



Lötflächen abgerundet, optimal zentriert, gute Benetzung, gute Ausbildung der Lotkehle



Lötflächen nach IPC, keine optimale Zentrierung, keine optimale Meniskusausbildung, Lotperlen

Versuchsauswertung (5)

⇒ Auswertung der Wellen-Lötergebnisse

Kriterium	gewählter Gewichtungsfaktor	Begründung
Meniskusbildung	1	wichtig für die Zuverlässigkeit der Lötverbindung
Benetzung der Lötfläche	1	Unterschiede bei der Versuchsauswertung festgestellt

⇒ Zentrierung muss aufgrund des Aufklebens der Bauelemente nicht beurteilt werden

⇒ keine Bildung von Lotperlen während des Versuchs festgestellt

Verfahrensoptimiertes SMD-Pad-Design

Versuchsauswertung (6)

⇒ Auswertung Wellen-Lötung : Prioritätenmatrix Minimelf

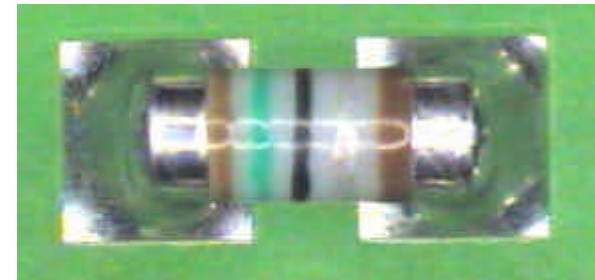
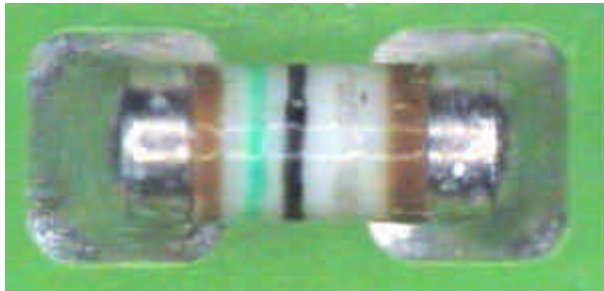
Kriterien und Skalierung von 1 (schlecht) bis 5 (sehr gut)	W1 MM0	W2 MM0	W3 MM0	W4 MM0	W5 MM0	W6 MM0	W7 MM0	W1 MMr	W2 MMr	W3 MMr	W4 MMr	W5 MMr	W6 MMr	W7 MMr
Meniskusausbildung	342	352	355	363	363	362	354	351	361	364	374	377	374	367
Benetzung des Pads	316	313	311	305	299	288	284	375	378	382	386	373	360	354
Gesamteinstufung	658	665	666	668	662	650	638	726	739	746	760	750	734	721

- ⇒ erreichbare Maximalpunktzahl : 800
- ⇒ Abgerundete Lötflächen weisen deutlich bessere Ergebnisse auf, als rechteckige Geometrien
- ⇒ Die besten Lötresultate weisen die mittelgroßen, abgerundeten Pads auf
- ⇒ Die IPC-Lötflächen haben schlechtere Bewertungsergebnisse erhalten

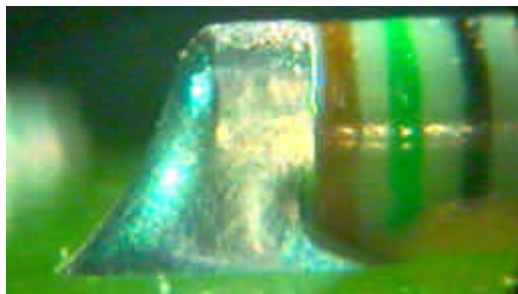
Verfahrensoptimiertes SMD-Pad-Design

Versuchsauswertung (7)

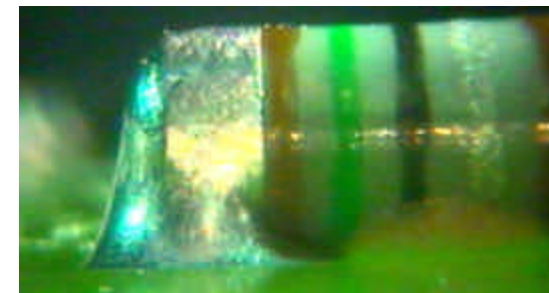
⇒ Wellen-Lötergebnisse : Minimelf



Lötflächen eckig, gute Meniskusbildung, jedoch keine optimale Lötflächenbenetzung im Eckbereich



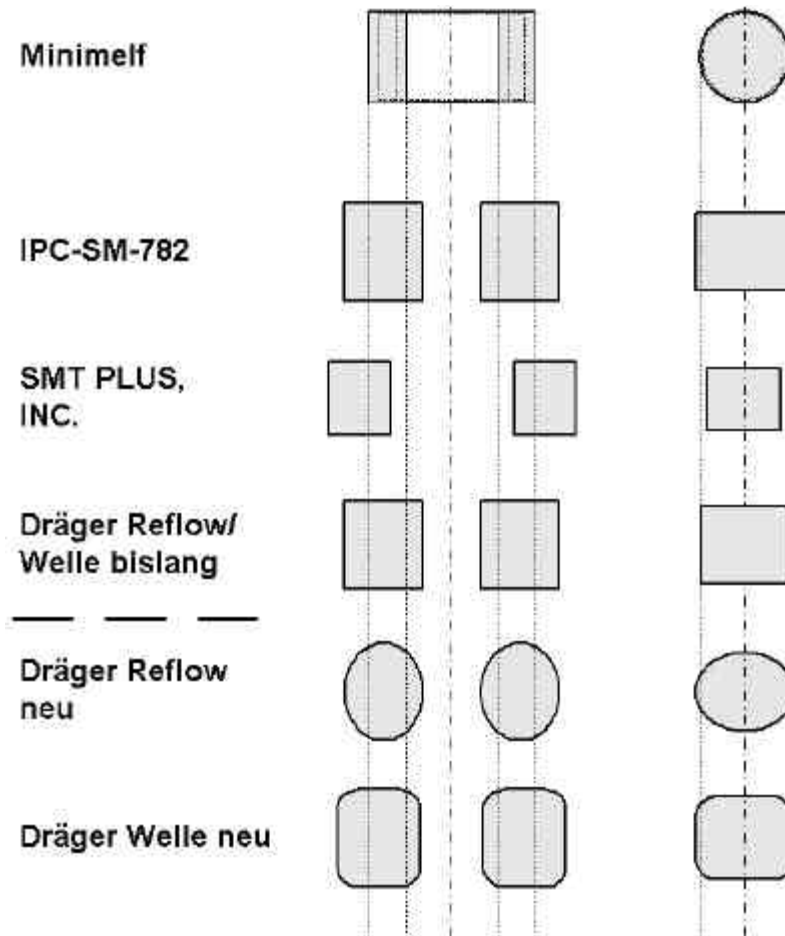
Lötflächen abgerundet, gute Benetzung, gute Meniskusbildung



Gute Benetzung, jedoch zu steile Meniskusbildung

Verfahrensoptimiertes SMD-Pad-Design

Qualitativer Vergleich der Lötflächegeometrien



Verfahrensoptimiertes SMD-Pad-Design

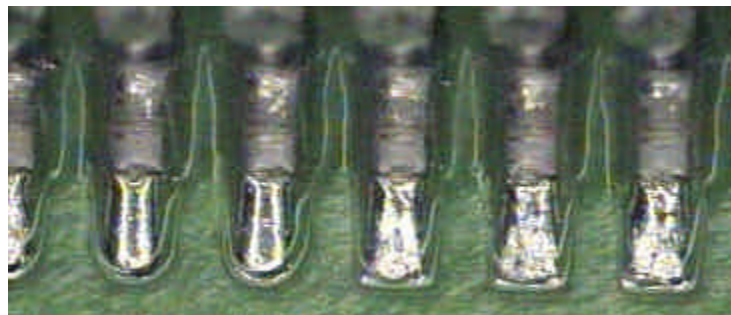
Einige weitere Versuchsergebnisse



Recht gut ausgeformte Lotkehle zeigen diese abgerundeten Reflow-Lötflächengeometrien (SO-16)



Ähnliche Ergebnisse waren bei abgerundeten Wellen-Lötflächengeometrien zu beobachten (SO-16)



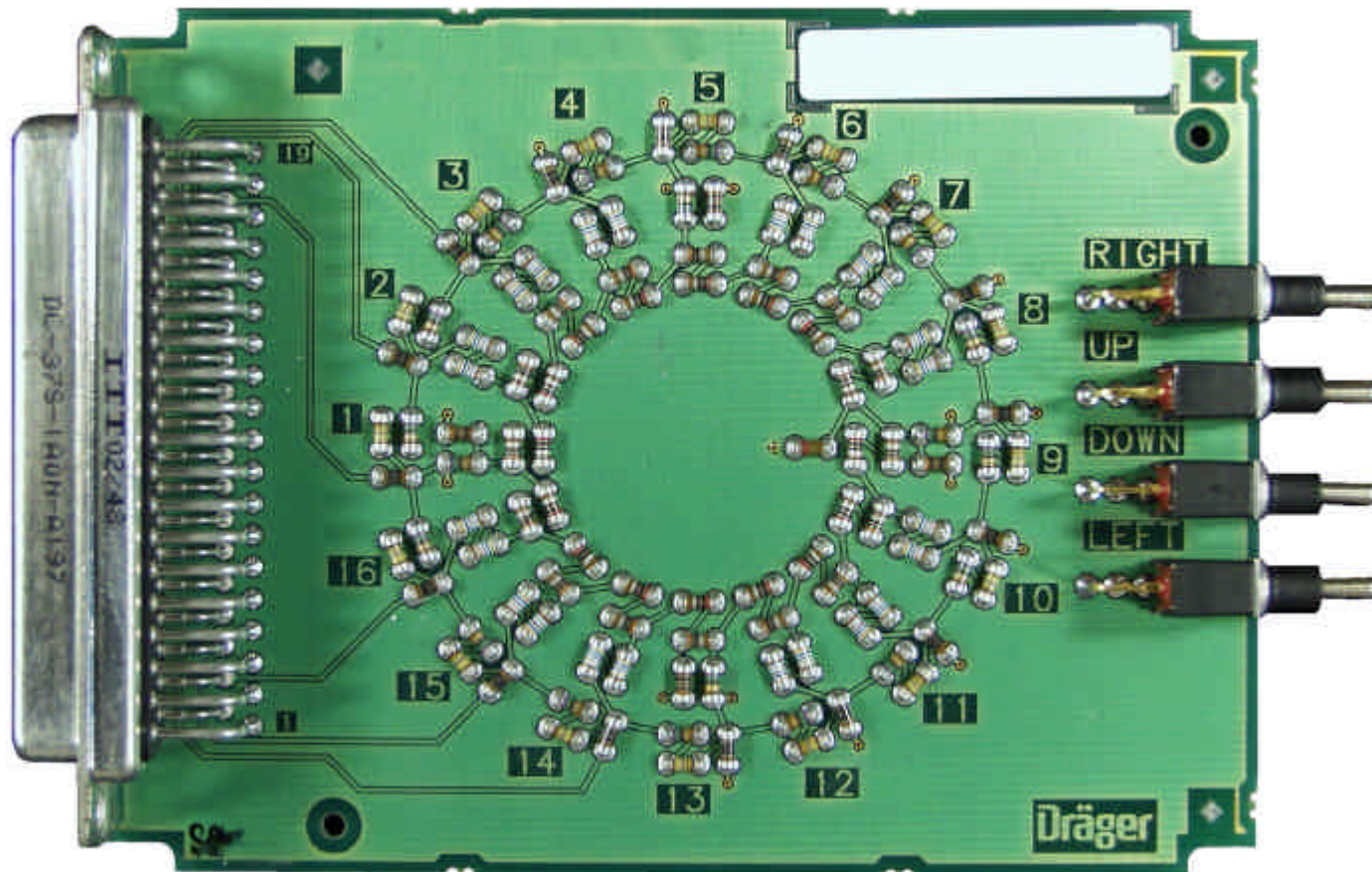
Auch hier zeigen die abgerundeten Reflow-Lötflächen eine optimalere Ausfüllung (TSOP8x16)



Bei der Reflowlötung von SOT-23 Bauelementen führten Lötflächen-Abrundungen allerdings zu keinem deutlich besseren Ergebnis

Verfahrensoptimiertes SMD-Pad-Design

Anwendungsbeispiel: Sensor-Simulator

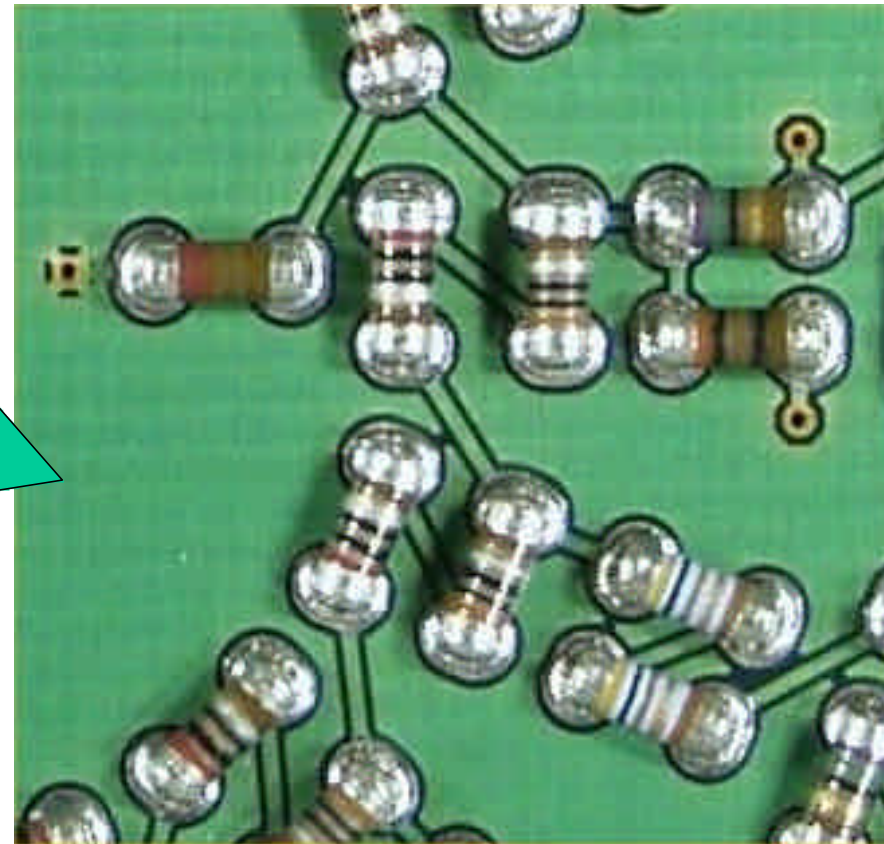
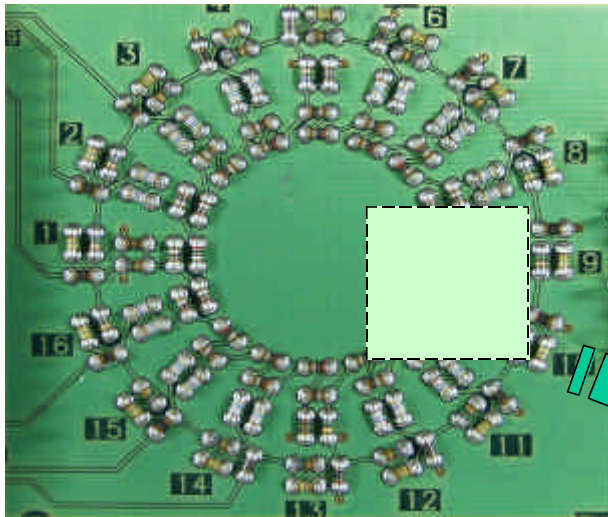


Wesentliche Merkmale

- Thorax-Impedanzmodell
- 113 Widerstände (Minimelf)
- einseitig bestückt
- freie Winkel
 - Bestückung
 - Leiterbahnführung
- Reflow-Wellen-Lötung

Verfahrensoptimiertes SMD-Pad-Design

Anwendungsbeispiel: Sensor-Simulator



Qualitative Bewertung

- Optimale Zentrierung der Bauelemente
- Gute Benetzung
- Gute Ausbildung der Lotkehlen
- Nahezu keine Lotperlenbildung

Fazit

- ⇒ **Lötflächenangaben aus Normen von Herstellern und aus der Literatur sollten an die eigenen Produktionsprozesse angepasst werden**
- ⇒ **Die unterschiedlichen Anforderungen von Reflow- und Wellenlötprozess können bei der Festlegung der Lötflächegeometrie berücksichtigt werden**
- ⇒ **Optimierungspotential hinsichtlich IPC-Normenempfehlungen ist vorhanden**
- ⇒ **Eine theoretische Berechnung von Lötflächegeometrien ist schwierig**
- ⇒ **Abgerundete Lötflächen führen häufig zu besseren Lötergebnissen**
- ⇒ **Übertragung dieser Untersuchungsergebnisse sicher bedingt möglich für die untersuchten Prozesse; der Einfluss weiterer Parameter ist zu berücksichtigen**
- ⇒ **Für die Einführung neuer SMT-Bauelemente sind eine Versuchsreihen zur Lötflächenoptimierung anzusetzen**

Kontaktadresse

Dräger Electronics GmbH
Dipl.-Ing. Stefan Burmeister
Abt. el-avt / 3022
Moislinger Allee 53-55
D-23558 Lübeck

Tel.: 0451 - 882 - 3414

Fax.: 0451 - 882 - 73414

E-Mail: stefan.burmeister@draeger-electronics.com