



1 Bauteil-Anschlussbezeichnung

Vereinbarungsliste; Bezeichnung der Terminals,

z. B. Pin 1+2, +/-, A/K (Anode/Kathode), P/M (plus/minus)

Netzlistenformat

2 2-d-Layout der Leiterplatte

Produktionslagen:

- Signallagen (diverse)
- Versorgungslagen
- Bauteilseite
- Lötseite
- Erdung (Ground)
- Abschirmung
- Solder Resist (Lötstopp) beidseitig
- Bestückungsdruck

3 Bearbeitungspläne

- Lotpastenmaske für Schablonenherstellung
- Klebeplan für Wellenlötung von SMD
- Abklebeflächen, die nicht mit Lot benetzt werden sollen
- Fräsplan
- Bohrplan, ggf. mehrere bei Buried Vias
- Bohrlgende für Bohrdurchmesser

4 Koordinaten für Folgeprozesse

- Bestückplan und Erstellung der Stückliste, z. B. in Excel oder SAP
- Bestückungskordinaten, d.h. Angabe der Bauteil-Mittelpunkte incl. Passermarken (Fiducials)
- Testpunkte

5 Layout-Erstellung, Routen der Verbindungen = Leiterbahnen

- Routen = Entflechtung
- Autorouten = automatische Entflechtung führt nicht zur optimalen Lösung
- Manuelles Routen mit Software-Unterstützung = interaktives Routen bietet mehr Freiheiten
- Fehlerprüfung über einstellbare Parameter, z. B. Leiterbahnbreite, -abstand, Kurzschlusswarnung
- Testpunkte im Raster 0,634mm = 1/40 Zoll
- EMV-Test